

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-002841

(43)Date of publication of application : 06.01.1999

(51)Int.Cl.

G02F 1/136
G02F 1/1335

(21)Application number : 09-153836

(71)Applicant : HITACHI LTD

(22)Date of filing : 11.06.1997

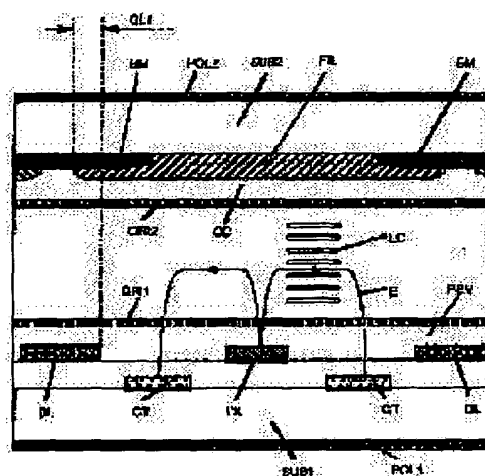
(72)Inventor : OGAWA KAZUHIRO
YANAGAWA KAZUHIKO
ASUMA HIROAKI
MATSUYAMA SHIGERU
HIKIBA MASAYUKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain the display device of high picture quality reduced in longitudinal smears by arranging a video signal wire and a color filter layer so that they overlap with each other when viewed perpendicularly to the planes of substrates.

SOLUTION: On a 1st substrate (TFT substrate) SUB1 as an active matrix substrate, a counter electrode CT and a pixel electrode PX are arranged. On a 2nd substrate SUB2 as a color filter substrate, on the other hand, a black matrix BM and a color filter layer FIL are formed and on them, an overcoat film OC is formed. Then the video signal line DL and color filter layer-FIL overlap with each other when viewed from a direction perpendicular to the planes of the substrates SUB1 and SUB2. Here, the overlap quantity OLQ between the video signal line DL and color filter layer FIL is $2 \mu\text{m}$. Thus, light leaking between the video signal line DL and counter electrode CT is reducible.



LEGAL STATUS

[Date of request for examination]

04.03.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-2841

(43) 公開日 平成11年(1999) 1月6日

(51) Int.Cl.⁶

G 0 2 F 1/136
1/1335

識別記号

5 0 0
5 0 5

F I

G 0 2 F 1/136 5 0 0
1/1335 5 0 5

審査請求 未請求 請求項の数 5 O L (全 21 頁)

(21) 出願番号 特願平9-153836

(22) 出願日 平成9年(1997) 6月11日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 小川 和宏

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者 柳川 和彦

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者 阿須間 宏明

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74) 代理人 弁理士 武 顕次郎

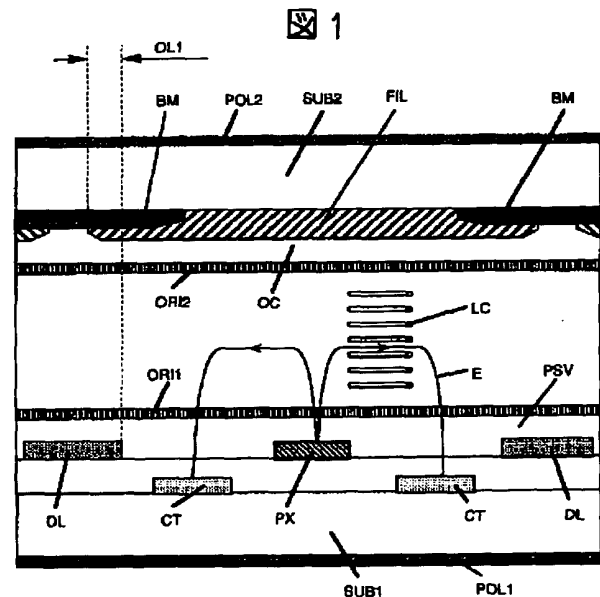
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 横電界方式の液晶表示装置における映像信号配線と対向電極の間から発生する漏れ光に起因する縦スミアを低減する。

【解決手段】 基板の平面を垂直方向から見た時に、映像信号配線DLとカラーフィルタ層FILとを重畳させて配置するか、または映像信号配線DL上で隣接する画素に形成するカラーフィルタFILを重畳させて配置する。



1

【特許請求の範囲】

【請求項1】複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で形成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成したカラーフィルタ基板を構成する第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線とカラーフィルタ層の少なくとも一部を重畳して配置してなることを特徴とする液晶表示装置。

【請求項2】複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成したカラーフィルタ基板を構成する第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線と平行方向のカラーフィルタ層の端部を前記映像信号配線の線幅の内側に配置してなることを特徴とする液晶表示装置。

【請求項3】複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記走査信号配線と平行方向に隣接するカラーフィルタ層が互いに前記ブラックマトリクス上で重畳するように配置してなることを特徴とする液晶表示装置。

2

【請求項4】複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備え、かつ、前記画素電極あるいは前記対向電極の何れか一方を前記映像信号配線と平行に配置してアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線と平行方向のカラーフィルタ層の端部を、隣接する画素における映像信号配線と隣接して平行配置された画素電極あるいは対向電極の幅の内側に配置してなることを特徴とする液晶表示装置。

【請求項5】複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備え、かつ、前記画素電極あるいは前記対向電極の何れか一方を前記映像信号配線と平行に配置してアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、隣接するカラーフィルタ層と異なる色度を有するカラーフィルタ材料を、前記映像信号配線と対向配置されるブラックマトリクス上の少なくとも一部に形成してなり、かつ、前記映像信号配線と平行な方向の前記カラーフィルタ材料の端部が前記映像信号配線と隣接して平行配置された前記画素電極あるいは前記対向電極の幅の内側に配置してなることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に、縦スミアの発生を抑制して高画質の画像表示を可能とした横電界方式の液晶表示装置に関する。

【0002】

【従来の技術】各種の情報端末やその他の機器のモニターのための画像表示手段としてアクティブ・マトリクス方式の液晶表示装置が広く採用されている。

【0003】この種の液晶表示装置を液晶の駆動モード

3

から分類すると、大きく分けて「縦電界方式」と「横電界方式」に分けられる。

【0004】縦電界方式の液晶表示装置は、液晶組成物（以下、単に液晶または液晶層と称する）を介して互いに対向して配置される透明基板の液晶層側の単位画素に相当するそれぞれの領域面に、透明電極からなる画素電極と共通電極とが対向して備えられ、この画素電極と共通電極との間に透明基板に対して垂直に発生させる電界によって前記液晶層を透過する光を変調させるようにしたものである。

【0005】一方、横電界方式の液晶表示装置は、液晶層を介して互いに対向して配置される透明基板のうち、その一方または両方の液晶層側の単位画素に相当する領域面に、画素電極と対向電極とを備え、この画素電極と対向電極との間に透明基板と略平行に発生させる電界成分によって前記液晶層を透過する光を変調させるようにしたものである。

【0006】横電界方式の液晶表示装置は縦電界方式の液晶表示装置と異なり、その表示面に対して大きな角度視野から観察しても鮮明な映像を認識でき、所謂角度視野に優れたものとして知られるに至ったものである。

【0007】なお、このような構成からなる液晶表示装置は、例えば特開平6-160878号公報に詳述されている。

【0008】上記横電界方式の液晶表示装置は、対向する透明基板である、例えば、アクティブ・マトリクス基板を構成する第1の基板およびカラーフィルタ基板を構成する第2の基板と、画像を表示するための光源となるバックライトユニットとが、上側シールドケースと下側ケースとからなる筐体に収納して一体化した構造を有する。また、第1と第2の基板の両面側には一定の偏光のみ透過させるように偏光板を貼り付けている。

【0009】さらに、例えば、カラーフィルタ基板には、アクティブ・マトリクス基板の少なくとも薄膜トランジスタの形成領域と、配線周辺などの透過光を制御できない領域に対応する箇所にブラックマトリクスが形成されている。

【0010】横電界方式の場合、画素電極と対向電極の間で発生させる基板の平面と略平行な電界で液晶を駆動する。この場合、カラーフィルタ基板上に低抵抗材料が存在すると、前記画素電極或いは対向電極から発生する電気力線が前記低抵抗材料で終端されて電界強度が低下し、駆動電圧が増加する。

【0011】そのため、一般的には、ブラックマトリクス形成材料として、高抵抗の樹脂組成物を採用する。この場合、金属材料を用いたブラックマトリクスと比較してOD（Optical Densityの略）値が十分大きくないため、ブラックマトリクス自体の遮光特性は低下する。

【0012】従来の技術では、このような遮光特性の低

4

下に関する対策については考慮されておらず、従って、正常に動作しない領域の透過光を遮蔽することに関する問題提起はなされていない。

【0013】

【発明が解決しようとする課題】上記従来技術の横電界方式の液晶表示装置において、外部回路から入力される走査信号、映像信号により制御できずに正常に液晶が動作しない領域が存在する。特に、映像信号配線と、前記映像信号配線と隣接する画素電極或いは対向電極との間では、各々印加される電圧が異なるため黒表示しているにもかかわらず、この部分で光の透過が生じることがある。

【0014】この部分を遮光するため、カラーフィルタ基板上にブラックマトリクスを形成して遮光しているが、OD値が低いため完全に遮光できないことがある。これが原因となり、クロストークが発生するという問題があった。

【0015】上記クロストークとは、例えば、画面の中央にウインドウ画面を表示させた際に、そのウインドウ幅と同じ幅で縦方向或いは横方向に背景色の輝度が変化する現象を指す。

【0016】縦電界方式の液晶表示装置で発生するクロストークは、画素電極、配線電極、対向電極などの容量結合により保持期間に他の画素の電位が影響を受けることに原因している。設計上では、上記の容量比を適正化することにより影響を少なくしている。しかし、本発明の解決課題とするクロストークは、この様な容量結合に起因したものではなく、単に完全に遮光できない洩れ光の影響により、ウインドウ幅と同じ幅で背景色の輝度が変化してしまうことを原因としたものである。

【0017】したがって、本発明の目的は、上記洩れ光の影響により発生するクロストークを防止した液晶表示装置を提供することにある。

【0018】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の手段は、複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で形成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成したカラーフィルタ基板を構成する第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線とカラーフィルタ層の少なくとも一部を重畳し

5

で配置してなることを特徴とする。

【0019】また、本発明の第2の手段は、複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成したカラー

フィルタ基板を構成する第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線と平行方向のカラーフィルタ層の端部を前記映像信号配線の線幅の内側に配置してなることを特徴とする。

【0020】さらに、本発明の第3の手段は、複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備えてアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと、各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記走査信号配線と平行方向に隣接するカラーフィルタ層が互いに前記ブラックマトリクス上で重畳するように配置してなることを特徴とする。

【0021】さらにまた、本発明の第4の手段は、複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備え、かつ、前記画素電極あるいは前記対向電極の何れか一方を前記映像信号配線と平行に配置してアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、前記各基板の平面に垂直な方向から見た場合に、前記映像信号配線と平行方向のカラー

6

フィルタ層の端部を、隣接する画素における映像信号配線と隣接して平行配置された画素電極あるいは対向電極の幅の内側に配置してなることを特徴とする。

【0022】そして、本発明の第5の手段は、複数の走査信号配線および映像信号配線と、前記走査信号配線および映像信号配線の交点近傍に形成したスイッチング素子と、前記スイッチング素子を介して駆動電圧が印加される画素電極と、前記画素電極と共に基板の平面に略平行な電界を印加するように配置された対向電極とを備え、かつ、前記画素電極あるいは前記対向電極の何れか一方を前記映像信号配線と平行に配置してアクティブ・マトリクス基板を構成する第1の基板と、樹脂組成物で構成したブラックマトリクスと各画素に対応して配置したカラーフィルタ層を形成した第2の基板との間に液晶組成物を挟持し、前記画素電極と対向電極との間に前記各基板の平面と略平行に発生される電界成分によって前記液晶組成物の光透過率を変化させて画像表示を行う液晶表示装置において、隣接するカラーフィルタ層と異なる色度を有するカラーフィルタ材料を、前記映像信号配線と対向配置されるブラックマトリクス上の少なくとも一部に形成してなり、かつ、前記映像信号配線と平行な方向の前記カラーフィルタ材料の端部が前記映像信号配線と隣接して平行配置された前記画素電極あるいは前記対向電極の幅の内側に配置してなることを特徴とする。

【0023】上記本発明の各手段により、映像信号配線と対向電極の間から発生する漏れ光が遮光され、所謂縦スミアが低減し、高画質の表示装置が得られる。

【0024】本発明の更に他の目的及び本発明の更に他の特徴は図面を参照した以下の説明から明らかになるであろう。

【0025】

【発明の実施の形態】以下、本発明の実施の形態について、アクティブ・マトリクス方式のカラー液晶表示装置に本発明を適用した実施例を説明する。なお、以下に説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0026】《マトリクス部（画素部）の平面構成》図7は本発明のアクティブ・マトリクス方式カラー液晶表示装置の一面素とブラックマトリクスBMの遮光領域およびその周辺を示す平面図である。

【0027】図7に示すように、各画素は走査信号配線（ゲート信号線又は水平信号線）GLと、対向電圧信号線（対向電極配線）CLと、隣接する2本の映像信号配線（ドレイン信号線又は垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。

【0028】各画素は薄膜トランジスタTFT、蓄積電量Cstg、画素電極PX及び対向電極CTを含む。走査信号線GL、対向電圧信号線CLは、同図では左右方向に延在し、上下方向に複数本配置されている。映像信

7

号線DLは上下方向に延在し、左右方向に複数本配置されている。画素電極PXは薄膜トランジスタTFTと接続され、対向電極CTは対向電圧信号線CLと一体になっている。

【0029】画素電極PXと対向電極CTは互に対向し、各画素電極PXと対向電極CTとの間の電界により液晶LCの配向状態を制御し、透過光を変調して表示を制御する。画素電極PXと対向電極CTは歯状に構成され、それぞれ同図の上下方向に長い電極となっている。

【0030】1画素内の対向電極CTの本数O（歯の本数）は、画素電極PXの本数P（歯の本数）と $O = P + 1$ の関係を必ず持つように構成する（本実施例では、 $O = 2$ 、 $P = 1$ ）。これは、対向電極CTと画素電極PXを交互に配置し、かつ、対向電極CTを映像信号線DLに必ず隣接させるためである。

【0031】これにより、対向電極CTと画素電極PXの間の電界が、映像信号線DLから発生する電界から影響を受けないように、対向電極CTで映像信号線DLからの電気力線をシールドすることができる。

【0032】対向電極CTは、対向電圧信号線CLにより常に外部から電位を供給されているため、電位は安定している。そのため、映像信号線DLに隣接しても、電位の変動が殆どない。又、これにより、画素電極PXの映像信号線DLからの幾何学的な位置が遠くなるので、画素電極PXと映像信号線DLの間の寄生容量が大幅に減少し、画素電極電位Vsの映像信号電圧による変動も制御できる。

【0033】これらにより、上下方向に発生するクロストーク（縦スミアと呼ばれる画質不良）を抑制することができる。

【0034】画素電極PXと対向電極CTの電極幅 W_p 、 W_c はそれぞれ $6\mu m$ とし、後述の液晶層の最大設定厚みを超える $4.5\mu m$ よりも十分大きく設定する。製造上の加工ばらつきを考慮すると20%以上のマージンを持った方が好ましいので、望ましくは $5.4\mu m$ よりも十分大きくしたほうが良い。

【0035】これにより、液晶層に印加される基板面に平行な電界成分が基板面に垂直な方向の電界成分よりも大きくなり、液晶を駆動する電圧の上昇を抑制することができる。又、各電極の電極幅 W_p 、 W_c の最大値は、画素電極PXと対向電極CTの間の間隔Lよりも小さい事が好ましい。

【0036】これは、電極の間隔が小さすぎると電気力線の湾曲が激しくなり、基板面に平行な電界成分よりも基板面に垂直な電界成分の方が大きい領域が増大するため、基板面に平行な電界成分を効率良く液晶層に印加できないからである。従って、画素電極PXと対向電極CTの間の間隔Lはマージンを20%とすると $7.2\mu m$ より大きいことが必要である。本実施例では、対角約1

8

$4.5cm$ （5.7インチ）で 640×480 ドットの解像度で構成したので、画素ピッチは約 $60\mu m$ であり、画素を2分割することにより、間隔 $L > 7.2\mu m$ を実現した。

【0037】又、映像信号線DLの電極幅は断線を防止するために、画素電極PXと対向電極CTに比較して若干広い $8\mu m$ とし、映像信号線DLと対向電極CTとの間隔は短絡を防止するために約 $1\mu m$ の間隔を開けると共に、ゲート絶縁膜の上側に映像信号線DLを下側に対向電極CTを形成して、異層になるように配置している。

【0038】一方、画素電極PXと対向電極CTの間の電極間隔は、用いる液晶材料によって変える。これは、液晶材料によって最大透過率を達成する電界強度が異なるため、電極間隔を液晶材料に応じて設定し、用いる映像信号駆動回路（信号側ドライバ）の耐圧で設定される信号電圧の最大振幅の範囲で、最大透過率が得られるようにするためである。後述の液晶材料を用いると電極間隔は、約 $15\mu m$ となる。

【0039】本実施例では、平面的に、ブラックマトリクスBMがゲート配線GL上、対向電圧信号線CL、薄膜トランジスタTFT上、ドレイン配線DL上、ドレイン配線DLと対向電極CT間に形成している。

【0040】《マトリクス部（画素部）の断面構造》図8は図7の4-4切断線における薄膜トランジスタTFTの断面図、図9は図7の5-5切断線における蓄積容量Cstgの断面図、図10は横電界方式の液晶表示基板の画像表示領域における1画素の電極近傍の断面図と基板周辺部の断面図である。

【0041】図10に示すように、液晶層LCを基準にして下部透明ガラス基板SUB1側には薄膜トランジスタTFT、蓄積容量Cstg（図示せず）及び電極群CT、PXが形成され、上部透明ガラス基板SUB2側にはカラーフィルタFIL、遮光用ブラックマトリクスBMのパターンが形成されている。尚、公知ではないが、同一出願人による、特願平7-198349号に提案されたように、遮光用ブラックマトリクスBMのパターンを下部透明ガラス基板SUB1側に形成することも可能である。

【0042】又、透明ガラス基板SUB1、SUB2のそれぞれの内側（液晶LC側）の表面には、液晶の初期配向を制御する配向膜ORI11、ORI12が設けられており、透明ガラス基板SUB1、SUB2のそれぞれの外側の表面には、偏光軸が直交して配置（クロスニコル配置）された偏光板POL1、POL2が設けられている。

【0043】次に、下側透明ガラス基板SUB1側（TFT基板）の構成を詳しく説明する。

【0044】TFT基板
《薄膜トランジスタ》薄膜トランジスタTFTは、ゲート電極GTに正のバイアスを印加すると、ソースドレ

イン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗は大きくなるように動作する。

【0045】薄膜トランジスタTFTは、図8に示すように、ゲート電極GT、ゲート絶縁膜GI、i型（真性：intrinsic、導電型決定不純物がドーブされていない）非晶質シリコン（Si）からなるi型半導体層AS、一对のソース電極SD1、ドレイン電極SD2を有する。

【0046】尚、ソース、ドレインは本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース、ドレインは動作中入れ替わると理解されたい。しかし、以下の説明では、便宜上一方をソース、他方をドレインと固定して表現する。

【0047】《ゲート電極GT》ゲート電極GTは走査信号線GLと連続して形成されており、走査信号線GLの一部の領域がゲート電極GTとなるように構成されている。このゲート電極GTは薄膜トランジスタTFTの能動領域を超える部分であり、i型半導体層ASを完全に覆うよう（下方から見て）それより大きめに形成されている。

【0048】これにより、ゲート電極GTはそれ自身の役割の他に、i型半導体層ASに外光やバックライト光が当たらないように工夫されている。本例では、ゲート電極GTは単層の導電膜g1で形成されている。この導電膜g1としては、例えばスパッタで形成されたアルミニウム（Al）膜が用いられ、その上にはAlの陽極酸化膜AOFが設けられている。

【0049】《走査信号線GL》走査信号線GLは導電膜g1で構成されている。この走査信号線GLの導電膜g1はゲート電極GTの導電膜g1と同一製造工程で形成され、かつ、一体に構成されている。この走査信号線GLにより、外部回路からゲート電圧Vgをゲート電極GTに供給する。

【0050】又、走査信号線GL上にもAlの陽極酸化膜AOFが設けられている。尚、映像信号線DLと交差する部分は映像信号線DLとの短絡の確率を小さくするため細くし、又、短絡してもレーザトリミングで切り離すことができるように二股にしている。

【0051】《対向電極CT》対向電極CTはゲート電極GT及び走査信号線GLと同層の導電膜g1で構成されている。又、対向電極CT上にもAlの陽極酸化膜AOFが設けられている。対向電極CTは、陽極酸化膜AOFで完全に覆われていることから、映像信号線と限りなく近づけても、それらが短絡してしまうことがなくなる。

【0052】又、それらを交差させて構成させることもできる。対向電極CTには対向電圧Vcomが印加されるように構成されている。本実施例では、対向電圧Vcomは映像信号線DLに印加される最小レベルの駆動電

圧Vdminと最大レベルの駆動電圧Vdmaxとの中間直流電位から、薄膜トランジスタ素子TFTをオフ状態にするときに発生するフィードスルー電圧ΔVs分だけ低い電位に設定されるが、映像信号駆動回路で 사용되는集積回路の電源電圧を約半分に低減したい場合は、交流電圧を印加すれば良い。

【0053】《対向電圧信号線CL》対向電圧信号線CLは導電膜g1で構成されている。この対向電圧信号線CLの導電膜g1はゲート電極GT、走査信号線GL及び対向電極CTの導電膜g1と同一製造工程で形成され、かつ、対向電極CTと一体に構成されている。

【0054】この対向電圧信号線CLにより、外部回路から対向電圧Vcomを対向電極CTに供給する。又、対向電圧信号線CL上にもAlの陽極酸化膜AOFが設けられている。尚、映像信号線DLと交差する部分は、走査信号線GLと同様に映像信号線DLとの短絡の確率を小さくするため細くし、又、短絡しても、レーザトリミングで切り離すことができるように二股にすることもできる。

【0055】《絶縁膜GI》絶縁膜GIは、薄膜トランジスタTFTにおいて、ゲート電極GTと共に半導体層ASに電界を与えるためのゲート絶縁膜として使用される。絶縁膜GIはゲート電極GT及び走査信号線GLの上層に形成されている。

【0056】絶縁膜GIとしては例えばプラズマCVDで形成された窒化シリコン膜が選ばれ、120～270nmの厚さに（本実施例では、240nm）形成される。

【0057】このゲート絶縁膜GIは、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去されている。また、絶縁膜GIは走査信号線GL及び対向電圧信号線CLと映像信号線DLの電氣的絶縁にも寄与している。

【0058】《i型半導体層AS》i型半導体層ASは、非晶質シリコンで、20～220nmの厚さ（本実施例では、200nm程度の膜厚）で形成される。層d0はオーミックコンタクト用のリン（P）をドーブしたN（+）型非晶質シリコン半導体層であり、下側にi型半導体層ASが存在し、上側に導電膜d1（d2）が存在するところのみに残されている。

【0059】i型半導体層ASは走査信号線GL及び対向信号線CLと映像信号線DLとの交差部の両者間にも設けられている。この交差部のi型半導体層ASは交差部における走査信号線GL及び対向信号線CLと映像信号線DLとの短絡を低減する。

【0060】《ソース電極SD1、ドレイン電極SD2》ソース電極SD1、ドレイン電極SD2のそれぞれは、N（+）型半導体層d0に接触する導電膜d1とその上に形成された導電膜d2とから構成されている。

【0061】導電膜d1はスパッタで形成したクロム

11

(Cr)膜を用い、50~100nmの厚さに(本実施例では、60nm程度)で形成される。Cr膜は膜厚を厚く形成するとストレスが大きくなるので、200nm程度の膜厚を越えない範囲で形成する。Cr膜はN

(+)型半導体層d0との接着性を良好にし、導電膜d2のAlがN(+)型半導体層d0に拡散することを防止する、所謂バリア層の目的で使用される。

【0062】導電膜d1として、Cr膜の他に高融点金属(Mo、Ti、Ta、W)膜、高融点金属シリサイド(MoSi₂、TiSi₂、TaSi₂、WSi₂)膜を用いても良い。

【0063】導電膜d2はAlのスパッタリングで300~500nmの厚さに(本実施例では、400nm程度)形成される。Al膜はCr膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極SD1、ドレイン電極SD2および映像信号線DLの抵抗値を低減したり、ゲート電極GTやi型半導体層ASに起因する段差乗り越えを確実にする(ステップカバレッジを良くする)働きがある。

【0064】導電膜d1、導電膜d2を同じマスクパターンでパターニングした後、同じマスクを用いて、或いは導電膜d1、導電膜d2をマスクとして、N(+)型半導体層d0が除去される。つまり、i型半導体層AS上に残っているN(+)型半導体層d0は導電膜d1、導電膜d2以外の部分がセルフアラインで除去される。このとき、N(+)型半導体層d0はその厚さ分は全て除去されるようエッチングされるので、i型半導体層ASも若干その表面部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

【0065】《映像信号線DL》映像信号線DLはソース電極SD1、ドレイン電極SD2と同層の第2導電膜d2、第3導電膜d3で構成されている。又、映像信号線DLはドレイン電極SD2と一体に形成されている。

【0066】《画素電極PX》画素電極PXはソース電極SD1、ドレイン電極SD2と同層の第2導電膜d2、第3導電膜d3で構成されている。又、画素電極PXはソース電極SD1と一体に形成されている。

【0067】《蓄積容量Cstg》画素電極PXは、薄膜トランジスタTFTと接続される端部と反対側の端部において、対向電圧信号線CLと重なるように形成されている。この重ね合せは、図9からも明らかなように、画素電極PXを一方の電極PL2とし、対向電圧信号線CLを他方の電極PL1とする蓄積容量(静電容量素子)Cstgを構成する。この蓄積容量Cstgの誘電体膜は、薄膜トランジスタTFTのゲート絶縁膜として使用される絶縁膜G1及び陽極酸化膜AOFで構成されている。

【0068】図7に示したように、平面的には蓄積容量Cstgは対向電圧信号線CLの導電膜g1の部分に形成されている。

12

【0069】この場合、この蓄積容量Cstgは、その絶縁膜G1に対して下側に位置づけられる電極の材料がAlで形成され、かつ、その表面が陽極化されたものであることから、ALの所謂ヒロック等が原因する点欠陥(上側に位置づけられる電極との短絡)による弊害を発生し難くする蓄積容量を得ることができる。

【0070】《保護膜PSV1》薄膜トランジスタTFT上には保護膜PSV1が設けられている。保護膜PSV1は主に薄膜トランジスタTFTを湿気等から保護するために形成されており、透明性が高くしかも耐湿性の良いものを使用する。この保護膜PSV1は例えばプラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、500nm程度の膜厚で形成する。

【0071】保護膜PSV1は、マトリクス部ARの全体を囲むように形成され、周辺部は外部接続端子DTM、GTMを露出するよう除去されている。この保護膜PSV1とゲート絶縁膜G1の厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンスgmを考慮して薄くされる。

【0072】カラーフィルタ基板

次に、図7、図10に戻り、上側透明ガラス基板SUB2側(カラーフィルタ基板)の構成を詳しく説明する。

【0073】《遮光膜BM》上部透明ガラス基板SUB2側には、不要な間隙部(画素電極PXと対向電極CTの間以外の隙間)からの透過光が表示面側に出射して、コントラスト比等を低下させないように遮光膜BM(所謂、ブラックマトリクス)を形成している。遮光膜BMは、外部光又はバックライト光がi型半導体層ASに入射しないようにする役割も果たしている。即ち、薄膜トランジスタTFTのi型半導体層ASは上下にある遮光膜BM及び大きめのゲート電極GTによってサンドイッチにされ、外部の自然光やバックライト光が当たらなくなる。

【0074】図7に示す遮光膜BMの閉じた多角形の輪郭線は、その内側が遮光膜BMが形成されない開口を示している。この輪郭線のパターンは1例である。

【0075】横電界方式の液晶表示装置では、可能な限り高抵抗なブラックマトリクスが適していることから、一般に樹脂組成物を用いる。この抵抗規格については、公知ではないが、同一出願人による特願平7-191994号に記載がある。即ち、液晶組成物LCの比抵抗値が10のN乗を10^Nと記述すると10^NΩ・cm以上、かつ、ブラックマトリクスBMの比抵抗値が10のM乗を10^Mと記述すると10^MΩ・cm以上とし、かつ、N>9、M>6を満足する関係とする。或いは、N>13、M>7を満足する関係とすることが望ましい。

【0076】又、液晶表示装置の表面反射を低減する目的からも、ブラックマトリクスの形成材料に樹脂組成物を用いることが望ましい。

【0077】さらに、Cr等の金属膜をブラックマトリクスに用いる場合と比較して、金属膜のエッチング工程が不要なため、カラーフィルタ基板の製造工程を簡略化できる。金属膜を使用する場合の製造工程は、1) 金属膜成膜、2) レジスト塗布、3) 露光、4) 現像、5) 金属膜エッチング、6) レジスト剥離、である。

【0078】一方、樹脂を使用する場合の製造工程は、1) 樹脂塗布、2) 露光、3) 現像、であり、著しく工程を短縮できる。

【0079】しかし、樹脂組成物は金属膜と比較して遮光性が低い。樹脂の膜厚を厚くすると遮光性は向上するが、ブラックマトリクスの膜厚ばらつきは増加する。これは、例えば±10%の膜厚ばらつきがある場合、ブラックマトリクスの膜厚が1.0μm時は±0.1μm、2μm時は±0.2μmになるためである。

【0080】又、ブラックマトリクスの膜厚を厚くすると、カラーフィルタ基板の膜厚ばらつきが増加し、液晶表示基板のギャップ精度を向上することが困難になる。以上の理由により、樹脂の膜厚は、2μm以下にすることが望ましい。

【0081】膜厚1μmでOD値を約4.0以上にするためには、例えばカーボンの含有量を増加して黒色化する場合、ブラックマトリクスBMの比抵抗値は約 $10^6 \Omega \cdot \text{cm}$ 以下となり、現状では使用できない。尚、OD値は、吸光係数に膜厚を掛けた値と定義できる。

【0082】このため、本実施例では、この遮光膜BMの材料として、黒色の無機顔料をレジスト材に混入した樹脂組成物を用い、 $1.3 \pm 0.1 \mu\text{m}$ 程度の厚さで形成している。無機顔料の例としては、パラジウムや無電解メッキしたNiなどがある。更に、ブラックマトリクスBMの比抵抗値は約 $10^9 \Omega \cdot \text{cm}$ とし、OD値約2.0とした。

【0083】この樹脂組成物ブラックマトリクスBMを使用した場合の光透過量の計算結果を下記に示す。

【0084】 $\text{OD値} = \log(100/Y)$
 $Y = \int A(\lambda) \cdot B(\lambda) \cdot C(\lambda) d\lambda / \int A(\lambda) \cdot C(\lambda) d\lambda$

ここで、Aは視感度、Bは透過率、Cは光源スペクトル、 λ は入射光の波長を示す。

【0085】OD値2.0の膜で遮光した場合は、上記数1から、 $Y=1\%$ を得て、入射光強度 4000 cd/m^2 を仮定すると、約 40 cd/m^2 の光が透過してくることになる。この光強度は、十分に人間が視認できる明るさである。

【0086】遮光膜BMは周辺部にも額縁状に形成され、そのパターンはドット状に複数の開口を設けた図7に示すマトリクス部のパターンと連続して形成されている。

【0087】《カラーフィルタFIL》カラーフィルタFILは画素に対向する位置に赤、緑、青の繰返しで

ストライプ状に形成される。カラーフィルタFILは遮光膜BMのエッジ部分と重なるように形成されている。

【0088】本発明では、この重なる部分の平面レイアウトを規定するものである。詳細は後述する。

【0089】カラーフィルタFILは例えば次のように形成することができる。まず、上部透明ガラス基板SUB2の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。この後、染色基材を赤色染料で染め、固着処理を施して赤色フィルタRを形成する。次に、同様な工程を施すことによって、緑色フィルタG、青色フィルタBを順次形成する。

【0090】《オーバーコート膜OC》オーバーコート膜OCはカラーフィルタFILの染料の液晶LCへの漏洩を防止、及びカラーフィルタFIL、遮光膜BMによる段差の平坦化のために設けられている。オーバーコート膜OCは例えばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成される。

【0091】液晶層及び偏光板

次に、液晶層、配向膜、偏光板等について説明する。

【0092】《液晶層》液晶材料LCとしては、誘電率異方性 $\Delta\epsilon$ が正でその値が13.2、屈折率異方性 Δn が0.081(589nm、20°C)のネマチック液晶と、誘電率異方性 $\Delta\epsilon$ が負でその値が-7.3、屈折率異方性 Δn が0.053(589nm、20°C)のネマチック液晶を用いた。

【0093】液晶層の厚み(ギャップ)は、誘電率異方性 $\Delta\epsilon$ が正の場合2.8μm超4.5μm未満とした。これは、リターデーション $\Delta n \cdot d$ は0.25μm超0.32μm未満の時、可視光の範囲内で波長依存性が殆どない誘電率特性が得られ、誘電率異方性 $\Delta\epsilon$ が正を有する液晶の大部分が複屈折率異方性 Δn が0.07超0.09未満であるためである。

【0094】一方、誘電率異方性 $\Delta\epsilon$ が負の場合は、液晶層の厚み(ギャップ)は、4.2μm超8.0μm未満とした。これは誘電率異方性 $\Delta\epsilon$ が正の液晶と同様に、リターデーション $\Delta n \cdot d$ を0.25μm超0.32μm未満に抑えるためで、誘電率異方性 $\Delta\epsilon$ が負を有する液晶の大部分が複屈折率異方性 Δn が0.04超0.06未満であるためである。

【0095】又、後述の配向膜と偏光板の組み合わせにより、液晶分子がラビング方向から電界方向に45°回転したとき最大透過率を得ることができる。尚、液晶層の厚み(ギャップ)はポリマビーズで制御している。

【0096】又、液晶材料LCは、ネマチック液晶であれば、特に限定したものではない。誘電率異方性 $\Delta\epsilon$ は、その値が大きいほうが、駆動電圧が低減でき、屈折率異方性 Δn は小さいほうが液晶層の厚み(ギャップ)を厚くでき、液晶の封入時間が短縮され、かつギャップばらつきを少なくすることができる。

【0097】《配向膜》配向膜ORIとしてはポリイミドを用いる。ラビング方向RDRは上下基板で互いに平行にし、かつ、印加電界方向EDRとのなす角度 ϕ_{LC} は 75° とする。図11にその関係を示す。

【0098】尚、ラビング方向RDRと印加電界方向EDRとのなす角度は、液晶材料の誘電率異方性 $\Delta\epsilon$ が正であれば、 45° 以上 90° 未満、誘電率異方性 $\Delta\epsilon$ が負であれば、 0° を超え 45° 以下であれば良い。

【0099】《偏光板》偏光板POLとしては、日東電工社製G1220DU（商品名）を用い、図11に示したように、下側の偏光板POL1の偏光透過軸MAX1をラビング方向RDRと一致させ、上側の偏光板POL2の偏光透過軸MAX2をそれに直交させる。

【0100】これにより、本発明の画素に印加される電圧（画素電極PXと対向電極CTの間の電圧）を増加させるに伴い、透過率が上昇するノーマリークローズ特性を得ることができる。

【0101】更に、本発明で開示される横電界方式と称される液晶表示装置では、上側の基板SUB2側の表面の外部から静電気等の高い電位が加わった場合に、表示の異常が発生する。このため、上側の偏光板POL2の更に上側或いは表面にシート抵抗が $1 \times 10^8 \Omega/\square$ 以下の透明導電膜の層を形成すること、或いは偏光板と前記透明基板の間にシート抵抗 $1 \times 10^8 \Omega/\square$ 以下のITO等の透明導電膜の層を形成すること、或いは偏光板の粘着層にITO、 SnO_2 、 In_2O_3 等の導電性粒子を混ぜ、シート抵抗を $1 \times 10^8 \Omega/\square$ 以下とすることが必要になる。この対策については、公知ではないが同一出願人による特願平7-264443号において、シールド機能向上につき詳しい記載がある。

【0102】《マトリクス周辺の構成》図12は上下のガラス基板SUB1、SUB2を含む表示パネルPNLのマトリクス（AR）周辺の要部平面図である。又、図13は左側に走査回路が接続された外部接続端子GTM付近の断面図である。

【0103】このパネルの製造では、小さいサイズであればスルーカット向上のため1枚のガラス基板では複数個分のデバイスを同時に加工してから分割し、大きいサイズであれば製造設備の共用のため、どの品種でも標準化された大きさのガラス基板を加工してから各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。

【0104】図12、図13は後者の例を示すもので、図12、図13の両図とも上下基板SUB1、SUB2の切断後を表わしており、LNは両基板の切断前の縁を示す。いずれの場合も、完成状態では外部接続端子群Tg、Td及び端子CTMが存在する（図で上辺と左辺の）部分はそれらを露出するように上側基板SUB2の大きさが下側基板SUB1よりも内側に制限されている。

【0105】端子群Tg、Tdは、それぞれ後述する走査回路接続用端子GTM、映像信号回路接続用端子DTMとそれらの引出し配線部を集積回路チップCHIが搭載されたテープキャリアパッケージTCP（図14、図13参照）の単位に複数本まとめて名付けたものである。

【0106】各群のマトリクス部から外部接続端子部に至るまでの引出し配線は、両端に近づくにつれ傾斜している。これは、パッケージTCPの配列ピッチ及び各パッケージTCPにおける接続端子ピッチに表示パネルPNLの端子DTM、GTMに合わせるためである。

【0107】又、対向電極端子CTMは、対向電極CTに対向電圧を外部から与えるための端子である。マトリクス部の対向電極信号線CLは、走査回路用端子GTMの反対側（図では右側）に引出し、各対向電圧信号線を共通バスラインCBで一纏めにして、対向電極端子CTMに接続している。

【0108】透明ガラス基板SUB1、SUB2の間には、その縁に沿って、液晶封入口INJを除き、液晶LCを封止するようにシールパターンSLが形成される。シール材は例えばエポキシ樹脂から成る。

【0109】配向膜ORI1、ORI2の層は、シールパターンSLの内側に形成される。偏光板POL1、POL2はそれぞれ下部透明ガラス基板SUB1、上部透明ガラス基板SUB2の外側の表面に構成されている。

【0110】エッチングLCは液晶分子の向きを設定する下部配向膜ORI1と上部配向膜ORI2との間でシールパターンSLで仕切られた領域に封入されている。下部配向膜ORI1は下部透明ガラス基板SUB1側の保護膜PSV1の上部に形成される。

【0111】この液晶表示装置は、下部透明ガラス基板SUB1側、上部透明ガラス基板SUB2側で別個に種々の層を積み重ね、シールパターンSLを基板SUB2側に形成し、下部透明ガラス基板SUB1と上部透明ガラス基板SUB2とを重ね合わせ、シールパターンSLの開口部INJから液晶LCを注入し、注入口INJをエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

【0112】《表示装置全体等価回路》図15は本発明による液晶表示装置の周辺回路の概要説明図であって、同図に示すように、液晶表示基板は画像表示部がマトリクス状に配置された複数の画素の集合により構成され、各画素は前記液晶表示基板の背部に配置されたバックライトからの透過光を独自に変調制御できるように構成されている。

【0113】液晶表示基板の構成要素の1つであるアクティブ・マトリクス基板SUB1上には、有効画素領域ARにx方向（行方向）に延在し、y方向（列方向）に並設されたゲート信号線GLと対向電圧信号線CLとそれぞれ絶縁されてy方向に延在し、x方向に並設されたド

レイン信号線DLが形成されている。

【0114】ここで、ゲート信号線GL、対向電圧信号線CL、ドレイン信号線DLのそれぞれによって囲まれる矩形の領域に単位画素が形成される。

【0115】液晶表示基板には、その外部回路として垂直走査回路V及び映像信号駆動回路Hが備えられ、前記垂直走査回路Vによって前記ゲート信号線GLのそれぞれに順次走査信号（電圧）が供給され、そのタイミングに合わせて映像信号駆動回路Hからドレイン信号線DLに映像信号（電圧）を供給するようになっている。

【0116】尚、垂直走査回路V及び映像信号駆動回路Hは、液晶駆動電源回路3から電源が供給されるとともに、CPU1からの画像情報がコントローラ2によってそれぞれ表示データ及び制御信号に分けられて入力されるようになっている。

【0117】《駆動方法》図16は本発明の液晶表示装置の駆動波形図である。対向電圧をVCHとVCLの2値の交流矩形波にし、それに同期させて走査信号VG(i-1)、VG(i)の非選択電圧を1走査期間毎に、VCHとVCLの2値で変化させる。対向電圧の振幅幅と非選択電圧の振幅値は同一にする。

【0118】映像信号電圧は、液晶層に印加したい電圧から、対向電圧の振幅の1/2を差し引いた電圧である。

【0119】対向電圧は直流でも良いが、交流化することで映像信号電圧の最大振幅を低減でき、映像信号駆動回路（信号側ドライバ）に耐圧の低いものを用いることが可能になる。

【0120】《蓄積容量Cstgの働き》蓄積容量Cstgは、画素に書き込まれた（薄膜トランジスタTFTがオフした後の）映像情報を長く蓄積するために設けられる。

【0121】本発明で用いている電界を基板面と平行に印加する方式では、電界を基板面に垂直に印加する方式と異なり、画素電極と対向電極で構成される容量（所謂液晶容量）が殆ど無いため、蓄積Cstgは必須の構成要素である。

【0122】又、蓄積容量Cstgは、薄膜トランジスタTFTがスイッチングするとき、画素電極電位Vsに対するゲート電位変化ΔVgの影響を低減するようにも働く。この様子を式で表わすと次のようになる。

【0123】 $\Delta V_s = [C_{gs} / (C_{gs} + C_{stg} + C_{pix})] \times \Delta V_g$

ここで、Cgsは薄膜トランジスタTFTのゲート電極GTとソース電極SD1との間に形成される寄生容量、Cpixは画素電極PXと対向電極CTとの間に形成される容量、ΔVsはΔVgによる画素電極電位の変化分、所謂フィードスルー電圧を表わす。

【0124】この変化分ΔVsは液晶LCに加わる直流成分の原因となるが、保持容量Cstgを大きくする

程、その値を小さくすることができる。

【0125】液晶LCに印加される直流成分の低減は、液晶LCの寿命を向上し、液晶表示画面の切り替え時に前の画像が残る所謂焼き付きを低減することができる。

【0126】前述したように、ゲート電極GTはi型半導体層ASを完全に覆うよう大きくされている分、ソース電極SD1、ドレイン電極SD2とのオーバーラップ面積が増え、従って寄生容量Cgsが大きくなり、画素電極電位Vsはゲート（走査）信号Vgの影響を受けやすくなるという逆効果が生じる。しかし、蓄積容量Cstgを設けることによりこのデメリットも解消する。

【0127】《製造方法》次に、上述した液晶表示装置の基板SUB1側の製造方法について説明する。

【0128】図17、図18および図19は本発明による液晶表示装置の製造工程の説明図であって、同図において、中央の文字は工程名の略称であり、図中左側は図8に示した薄膜トランジスタTFT部分、右側は図9ゲート端子付近の断面形状でみた加工の流れを示す。また、工程B、工程Dを除き工程A～工程Iは各写真処理（フォトリソグラフィ）に対応して区分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わりフォトリジストを除去した段階を示している。

【0129】尚、写真処理とは本発明ではフォトリジストの塗布からマスクを使用した選択露光を経て、それを現像するまでの一連作業を示すものとし、繰り返しの説明は避ける。以下区分けした工程に従って説明する。

【0130】工程A（図17）

AN635ガラス（商品名）からなる下部透明ガラス基板SUB1上に膜厚が300nmのAl-Pd、Al-W、Al-Ta、Al-Ti-Ta等からなる導電膜g1をスパッタリングにより設ける。写真処理後、リン酸と硝酸と氷酢酸との混酸液で導電膜g1を選択的にエッチングする。それによって、ゲート電極GT、走査信号線GL、対向電極CT、対向電圧信号線CL、電極PL1、ゲート端子GTM、共通バスラインCBの第1導電層、対向電極端子CTMの第1導電層、ゲート端子GTMを接続する陽極酸化バスラインSHg（図示せず）及び陽極酸化バスラインSHgに接続された陽極酸化パッド（図示せず）を形成する。

【0131】工程B（図17）

直接描画による陽極酸化マスクAOの形成後、3%酒石酸をアンモニアによりPH6.25±0.05に調整した溶液をエチレングリコール液で1:9に希釈した液からなる陽極酸化液中に基板SUB1を浸漬し、化成電流密度が0.5mA/cm²になるように調整する（定電流化成）。

【0132】次に、所定のアルミナ（Al₂O₃）の膜厚が得られるのに必要な化成電圧125Vに達するまで陽極酸化を行う。その後、この状態で数10分保持することが望ましい（定電圧化成）。これは均一なAl₂O

3 膜を得る上で大事なことである。それによって、導電膜 g 1 が陽極酸化され、ゲート電極 GT、走査信号線 GL、対向電極 CT、対向電圧信号線 CL 及び電極 PL 1 上に膜厚が 180 nm の陽極酸化膜 AOF が形成される。

【0133】工程 C (図 17)

膜厚が 140 nm の ITO 膜からなる透明導電膜 g 2 をスパッタリングにより設ける。写真処理後、エッチング液として塩酸と硝酸との混酸液で透明導電膜 g 2 を選択的にエッチングすることにより、ゲート端子 GTM の最上層、ドレイン端子 DTM 及び対向電極端子 CTM の第 2 導電膜を形成する。

【0134】工程 D (図 18)

プラズマ CVD 装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が 220 nm の窒化 Si 膜を設け、プラズマ CVD 装置にシランガス、水素ガスを導入して、膜厚が 200 nm の i 型非晶質 Si 膜を設けた後、プラズマ CVD 装置にシランガス、水素ガス、ホスフィンガスを導入して、膜厚が 30 nm の N (+) 型非晶質 Si 膜を設ける。

【0135】工程 E (図 18)

写真処理後、ドライエッチングガスとして SF₆ を使用して N (+) 型非晶質 Si 膜、i 型非晶質 Si 膜を選択的にエッチングすることにより、i 型半導体層 AS の島を形成する。

【0136】工程 F (図 18)

写真処理後、ドライエッチングガスとして SF₆ を使用して、窒化 Si 膜を選択的にエッチングする。

【0137】工程 G (図 19)

膜厚が 60 nm の Cr からなる導電膜 d 1 をスパッタリングにより設け、さらに膜厚が 400 nm の Al-Pd、Al-Si、Al-Ta、Al-Ti-Ta 等からなる導電膜 d 2 をスパッタリングにより設ける。写真処理後、導電膜 d 2 を工程 A と同様の液でエッチングし、導電膜 d 1 を硝酸第 2 セリウムアンモニウム溶液でエッチングし、映像信号線 DL、ソース電極 SD 1、ドレイン電極 SD 2、画素電極 PX、電極 PL 2、共通バスライン CB の第 2 導電層、第 3 導電層及びドレイン端子 DTM を短絡するバスライン SHd (図示せず) を形成する。次に、ドライエッチング装置に SF₆ を導入して、N (+) 型非晶質 Si 膜をエッチングすることにより、ソースとドレイン間の N (+) 型半導体層 d 0 を選択的に除去する。

【0138】工程 H (図 19)

プラズマ CVD 装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が 500 nm の窒化 Si 膜を設ける。写真処理後、ドレインエッチングガスとして SF₆ を使用した写真蝕刻技術で窒化 Si 膜を選択的にエッチングすることによって、保護膜 PSV 1 を形成する。

【0139】《表示パネル PNL と駆動回路基板 PCB

1》図 20 は図 12 に示した表示パネル PNL と映像信号駆動回路 H と垂直走査回路 V を接続した状態を示す上面図である。

【0140】CH 1 は表示パネル PNL を駆動させる駆動 IC チップ (下側の 5 個は垂直走査回路側の駆動 IC チップ、左側の 10 個の映像信号駆動回路側の駆動 IC チップ) である。TCP は図 14、図 13 に示したように駆動用 IC チップ CH 1 がテープ・オートメイティッド・ボンディング (TAB) 法により実装されたテープキャリアパッケージ、PCB 1 は上記 TCP やコンデンサ等が実装された駆動回路基板で、映像信号駆動回路用と走査信号駆動回路用の 2 つに分割されている。

【0141】FGP はフレームグラウンドパッドであり、シールドケース SHD に切り込んで設けられたバネ状の破片が半田付けされる。FC は下側の駆動回路基板 PCB 1 と左側の駆動回路基板 PCB 1 を電気的に接続するフラットケーブルである。

【0142】フラットケーブル FC としては図に示すように、複数のリード線 (りん青銅の素材に Sn 鍍金を施したもの) をストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

【0143】《TCP の接続構造》前記した図 14 は、走査信号駆動回路 V や映像信号駆動回路 H を構成する集積回路チップ CHI がフレキシブル配線基板に搭載されたテープキャリアパッケージの断面構造を示す図であり、図 13 はそれを液晶表示パネルの、本例では走査信号回路用端子 GTM に接続した状態を示す要部断面図である。

【0144】同図において、TTB は集積回路 CHI の入力端子・配線部であり、TTM は集積回路 CHI の出力端子・配線部であって、例えば Cu から成り、それぞれの内側の先端部 (通称インナーリード) には集積回路 CHI のボンディングパッド PAD が所謂フェースダウンボンディング法により接続される。

【0145】端子 TTB、TTM の外側の先端部 (通称アウターリード) はそれぞれ半導体集積回路チップ CHI の入力及び出力に対応し、半田付け等により CRT/TFT 変換回路・電源回路 SUP に、異方性導電膜 ACF によって液晶表示パネル PNL に接続される。

【0146】パッケージ TCP は、その先端部がパネル PNL 側の接続端子 GTM を露出した保護膜 PSV 1 を覆うようにパネルに PNL に接続されている。従って、外側接続端子 GTM (DTM) は保護膜 PSV 1 がパッケージ TCP の少なくとも一方で覆われるので電触に対して強くなる。

【0147】BF 1 はポリイミド等からなるベースフィルムであり、SRS は半田付けの際、半田が余計な所へ付かないようにマスクするためのソルダレジスト膜である。シールドパターン SL の外側の上下ガラス基板の隙間

は、洗浄後にエポキシ樹脂EPX等により保護され、パッケージTCPと上側基板SUB2の間には更にシリコン樹脂SILが充填されて保護が多重化されている。

【0148】《駆動回路基板PCB2》駆動回路基板PCB2は、IC、コンデンサ、抵抗等の電子部品が搭載されている。この駆動回路基板PCB2には、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路や、ホスト（上位演算処理装置）からのCRT（陰極線管）用の情報をTFT液晶表示装置用の情報に変換する回路を含む回路SUPが搭載されている。CJは外部と接続される図示しないコネクタが接続されるコネクタ接続部である。

【0149】駆動回路基板PCB1と駆動回路基板PCB2とはフラットケーブルFC等のジョイナーJNにより電気的に接続されている。

【0150】《液晶表示モジュールの全体構成》図21は液晶モジュールの各構成部品を示す分解斜視図であって、SHDは金属板から成る枠状のシールドケース（メタルフレーム）、WDはその表示窓、PNLは液晶表示パネル、SPSは光拡散板、GLBは導光体、RFSは反射板、BLはバックライトの蛍光管、MCAは下側ケース（バックライトケース）であり、図に示すような上下の配置関係で各部材が積み重ねられてモジュールMDLが組み立てられる。

【0151】モジュールMDLはシールドケースSHDに設けられた爪とフックによって全体が固定されるようになっている。ここで、筐体MDは、モジュールMDLとバックライトケースMCAとの組み合わせたものとする。

【0152】バックライトケースMCAは、バックライト蛍光管BL、光拡散板SPS、導光体GLB、反射板RFSを収納する形状になっており、導光体GLBの側面に配置されたバックライト蛍光管BLの光を導光体GLB、反射板RFS、光拡散板SPSにより表示面で一様なバックライトにし、液晶表示パネルPNL側に出射する。

【0153】バックライト蛍光管BLにはインバータ回路基板が接続されており、バックライト蛍光管BLの電源となっている。

【0154】《実施例1》図1は本発明による液晶表示装置の第1実施例の構成を示す1画素の断面模式図である。

【0155】アクティブ・マトリクス基板である第1の基板（TFT基板）SUB1はガラス基板からなり、このTFT基板SUB1上に対向電極CTと画素電極PXが配置され、それらはゲート絶縁膜G1で異層化されている。

【0156】又、同基板にはTFTを介して画素電極PXに映像信号を供給する映像信号線DLが配置されている。第1の基板SUB1の配線が形成されている面と反

対の面には偏光板が配置される。

【0157】一方、カラーフィルタ基板である第2の基板SUB2には、不要な漏れ光を遮光したり、TFTに外光が照射されることを防止するためのブラックマトリクスBMと、色を表現するための赤、緑、青で構成されるカラーフィルタ層FILが形成され、さらにその上部にはオーバーコート膜OCが形成されている。

【0158】又、第2の基板SUB2のブラックマトリクスBM等が形成される面と反対の面には偏光板POL2が貼付されている。

【0159】TFT基板（第1の基板）SUB1、カラーフィルタ基板（第2の基板）SUB2は共に、液晶層LCと接する界面にはそれぞれ配向膜ORI1、ORI2が形成されている。

【0160】本実施例の特徴は、映像信号線DLとカラーフィルタ層FILのレイアウトにある。すなわち、本実施例では、基板の平面と垂直な方向から見た際に映像信号線DLとカラーフィルタ層FILが重なるように構成する。本実施例では、映像信号線DLとカラーフィルタ層FILのオーバーラップ量OL1は2μmとした。このオーバーラップ量OL1は大きいほど、TFT基板とカラーフィルタ基板との重ね合わせ（接合）時の裕度を向上できる。

【0161】図2は本実施例の効果を説明するための従来構造の液晶表示装置の1画素の断面模式図である。

【0162】この従来構造では、カラーフィルタ層FILはブラックマトリクスBMと重なるように構成しているものの、基板の平面に垂直方向から見た際にカラーフィルタ層FILは映像信号線DLとは重ならず、間隔NLだけ離れたレイアウトとなっている。

【0163】以上の構造上の差が横電界方式の液晶表示装置では、縦スミアの特性に大きく影響する。縦電界方式の液晶表示装置の場合、縦スミアは配線と画素電極との寄生容量により発生する。しかし、横電界方式の液晶表示装置の場合、縦スミアは前記寄生容量で発生するのではなく、以下の2つのモードで発生する。

【0164】すなわち、その1つは、映像信号線DLの供給電圧の影響により、映像信号線DLと画素電極PXとの間で電界が発生し、本来の画素電極PXと対向電極CTとの間の電界成分が変動してしまうために発生する。もう1つは、映像信号線DLと対向電極CTとの間からの光漏れである。これは、映像信号線DLと対向電極CTとの間で発生する電界により、液晶分子が回転して透過光を発生させる。

【0165】この透過光の殆どはブラックマトリクスBMにより遮光されるが、ブラックマトリクスBMを構成している樹脂材料のOD値が不十分であるために漏れ光が発生する。特に、横電界方式の液晶表示装置の場合、ブラックマトリクスBMに金属材料を使用すると、液晶分子に印加される実効的な電界強度が低減し、それによ

り駆動電圧の上昇を招く。

【0166】従って、横電界用のブラックマトリクス材料には、高抵抗を実現できる樹脂材料を使用するのが一般的である。樹脂材料は金属材料と比較してOD値が低い場合、遮光特性に問題がある。前者の映像信号線DLからの漏れ電界の影響は、TFT基板上の映像信号線DLと対向電極CTとの電極幅を最適設計することで低減することは可能である。しかし、後者の漏れ光の影響は材料の開発等が必要であり、対策が困難である。

【0167】図3は縦スミアの評価パターンの一例を示す表示画面の模式図であって、画面上の中心部に白表示のウインドウパターンを表示し、背景色を黒表示にする。

【0168】ここで、本評価では前記ウインドウの縦方向の幅を画面縦方向の幅Yの1/2とした。同図に示す評価点において、前記ウインドウパターンを表示した時と表示しないときの輝度差を評価する。

【0169】前記評価点におけるウインドウパターンを表示した時の輝度をA、ウインドウパターンを表示していない時の輝度をBとした時、縦スミアの強度は $(A - B) / B \times 100$ (%)で定義している。

【0170】表1に本実施例の縦スミアの評価結果を示す。

【0171】

【表1】

表1

	縦スミア強度
第1実施例構造	10%
従来構造	60%

【0172】表1から、従来構造の縦スミアの強度が60%なのに対し、本実施例の構造の場合10%まで低減することができたことが分かる。

【0173】又、本実施例の構造の製造方法は従来構造と同一であり、製造工程の増加は不要である。

【0174】《実施例2》図4は本発明による液晶表示装置の第2実施例の構成を示す1画素の断面模式図である。

【0175】本実施例の構成の概略は第1実施例（図1）と同一なため説明は省略する。

【0176】本実施例の特徴は、ブラックマトリクスBM上で隣接するカラーフィルタ層FILを重ねることにある。本実施例では隣接するカラーフィルタ層同士の重なり幅OL2は $2\mu m$ とした。

【0177】本実施例の液晶表示装置の縦スミアを前記第1実施例と同様の方法で評価すると、実施例1と同様な結果（表1）が得られる。これは、映像信号線DLと対向電極CTの間に対応するカラーフィルタ基板側の構造を見ると、基板SUB2、ブラックマトリクスBM、カラーフィルタ層FIL、オーバーコート膜OCで構成されており、実施例1の構造と同一であるためである。

【0178】本実施例においても製造工程の増加はない。

10 【0179】《実施例3》図5は本発明による液晶表示装置の第3実施例の構成を示す1画素の断面模式図である。なお、同図では、1画素の断面と共に、隣接する画素の対向電極まで図示した。構成の概略は第1実施例（図1）と同一であるので説明は省略する。

【0180】本実施例の特徴は、カラーフィルタ層FILを隣接する画素の対向電極CTと重なるように構成した点にある。このような構造とした場合、映像信号線DLと対向電極CTの間に対応するカラーフィルタ基板SUB2側の構造を見ると、基板SUB2、ブラックマトリクスBM、カラーフィルタ層FIL、オーバーコート膜OCで構成される。

【0181】従って、第1実施例（図1）や第2実施例（図4）と比較して、映像信号線DLと対向電極CTとの間から発生する漏れ光を一層低減することができる。

【0182】本実施例の構造における縦スミアの評価結果を表2に示す。

【0183】

【表2】

表2

	縦スミア強度
第2実施例構造	8%
従来構造	60%

40 【0184】この評価方法は実施例1での方法と同一であるため、説明を省略する。又、参考のため、図2に示した従来構造の縦スミアの評価結果も併記した。

【0185】表2から、従来構造の場合の縦スミアが60%なのに対し、本実施例の構造では8%まで低減することができる。

【0186】本実施例の縦スミアの強度が実施例1の10%から8%まで低減されるのは、映像信号線DLと対向電極CTとの間の遮光に寄与する膜がカラーフィルタ層の1層分が増加していることに起因する。又、本実施例においても製造工程の増加はない。

【0187】《実施例4》図6は本発明による液晶表示装置の第4実施例の構成を示す1画素の断面模式図である。本実施例の構成の概略は第1実施例（図1）と同一であるので説明は省略する。

【0188】本実施例の特徴は、R（赤）とG（緑）の画素の境界に形成されるブラックマトリクスBM上にはB（青）のカラーフィルタ材料を、また、GとBの画素の境界に形成されるブラックマトリクスBM上にRのカラーフィルタ材料を、また、BとRの画素の境界に形成されるブラックマトリクスBM上にGのカラーフィルタ材料を形成する点にである。

【0189】この構造における縦スミアの評価結果は実施例3と同様に表2に示した値となる。これは、映像信号線DLと対向電極CTの間に対応するカラーフィルタ基板SUB2の断面構造が実施例3と同様の構造となっているためである。

【0190】又、本実施例においても製造工程の増加はない。

【0191】

【発明の効果】以上説明したように、本発明によれば、横電界方式の液晶表示装置の映像信号配線と対向電極の間から発生するバックライトの漏れ光を遮光性が向上し、縦スミアが効果的に低減され、高画質の液晶表示装置を得ることができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の第1実施例の構成を示す1画素の断面模式図である。

【図2】本発明による液晶表示装置の第1実施例の効果の説明するための従来構造の液晶表示装置の1画素の断面模式図である。

【図3】縦スミアの評価パターンの一例を示す表示画面の模式図である。

【図4】本発明による液晶表示装置の第2実施例の構成を示す1画素の断面模式図である。

【図5】本発明による液晶表示装置の第3実施例の構成を示す1画素の断面模式図である。

【図6】本発明による液晶表示装置の第4実施例の構成を示す1画素の断面模式図である。

【図7】本発明のアクティブ・マトリクス方式カラー液晶表示装置の一画素とブラックマトリクスBMの遮光領域およびその周辺を示す平面図である。

【図8】図7の4-4切断線における薄膜トランジスタTFTの断面図である。

【図9】図7の5-5切断線における蓄積容量Cstgの断面図である。

【図10】横電界方式の液晶表示基板の画像表示領域における1画素の電極近傍の断面図と基板周辺部の断面図である。

【図11】配向膜のラビング方向と電界方向の説明図である。

【図12】上下のガラス基板SUB1、SUB2を含む表示パネルPNLのマトリクス（AR）周辺の要部平面図である。

【図13】左側に走査回路が接続された外部接続端子GTM付近の断面図である。

【図14】ゲートTCPの出力側および入力側の断面構造の説明図である。

【図15】本発明による液晶表示装置の周辺回路の概要説明図である。

10 【図16】本発明の液晶表示装置の駆動波形図である。

【図17】本発明による液晶表示装置の製造工程の説明図である。

【図18】本発明による液晶表示装置の製造工程の説明図である。

【図19】本発明による液晶表示装置の製造工程の説明図である。

【図20】図12に示した表示パネルPNLと映像信号駆動回路Hと垂直走査回路Vを接続した状態を示す上面図である。

20 【図21】液晶モジュールの各構成部品を示す分解斜視図である。

【符号の説明】

TFT 薄膜トランジスタ

AS 非晶質シリコン膜

GL 走査信号線

DL 映像信号線

BM ブラックマトリクス

PX 画素電極

CT 対向電極

30 CL 対向電圧信号線

Cstg 蓄積容量

d0 N（+）型半導体層

d1 第1導電膜

d2 第2導電膜

SD1 ソース電極

SD2 ドレイン電極

GI ゲート絶縁膜

GT ゲート電極

AOF ゲート電極の陽極酸化膜

40 SUB1 下部透明ガラス基板（アクティブ・マトリクス基板：TFT基板：第1の基板）

PL1 蓄積容量下部電極

SUB2 上部透明ガラス基板（カラーフィルタ基板：第2の基板）

POL1、POL2…偏光板

FIL カラーフィルタ層

OC オーバーコート膜

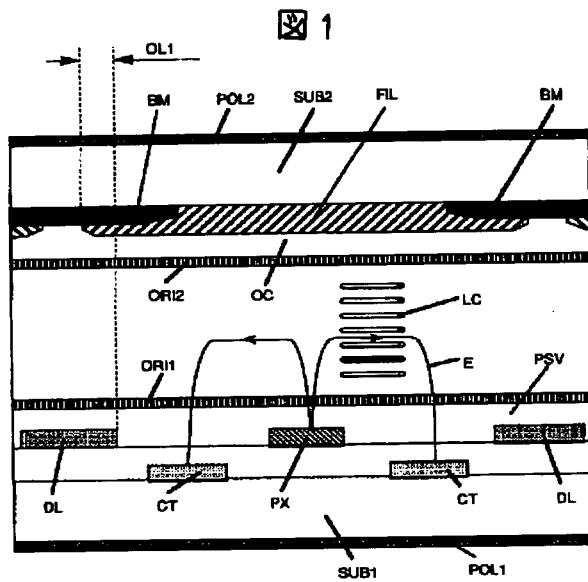
LC 液晶

E 電界

50 SL シール材

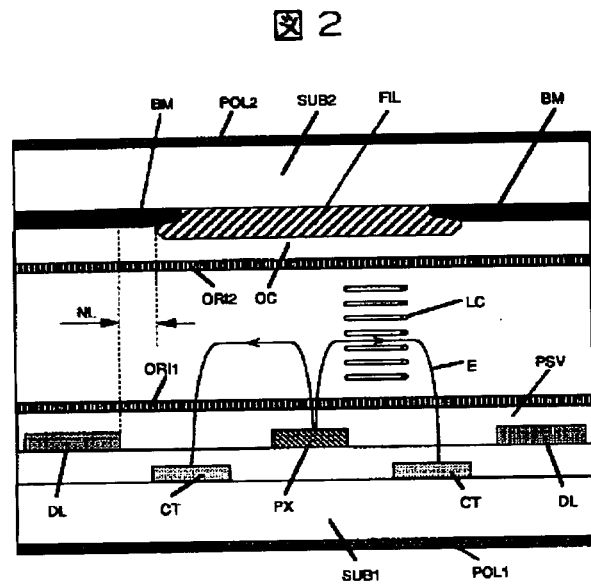
ORI1, ORI2 配向膜
 PSV1 パッシベーション膜
 RDR ラビング方向
 EDR 印加電界方向
 MAX1, MAX2 偏光板の透過軸
 PNL 表示パネル
 CTM 端子接続部
 Tg, Td 外部接続端子群
 LN 切断前の基板サイズ
 CB 共通バスライン

【図 1】

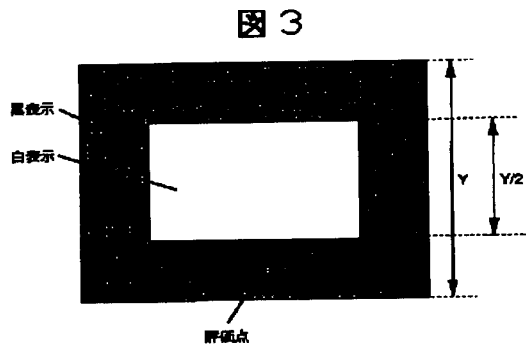


INJ 液晶封入口
 BFI ベースフィルム
 SRS ソルダレジスト膜
 EPX エポキシ樹脂
 FGP フレームグランドパッド
 PCB 駆動回路基板
 TTB 集積回路CHIの入力端子/配線部
 FC フラットケーブル
 TTM 集積回路CHIの出力端子/配線部。

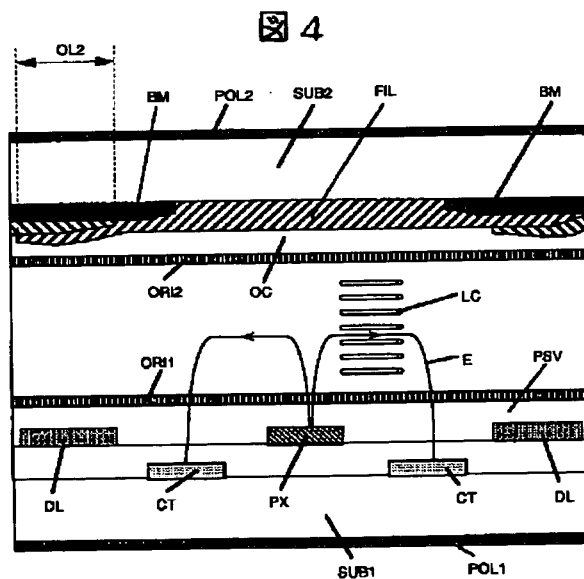
【図 2】



【図 3】

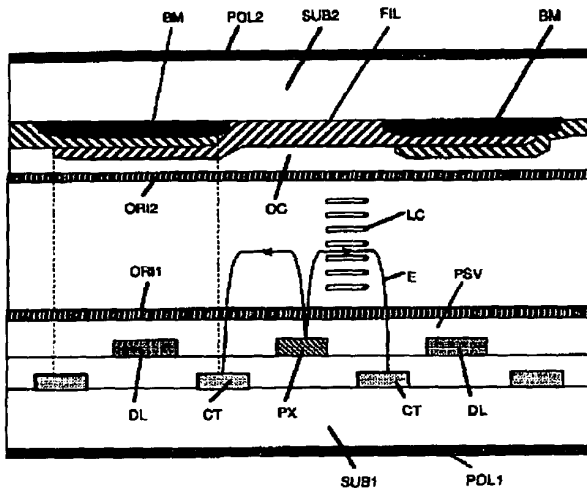


【図 4】



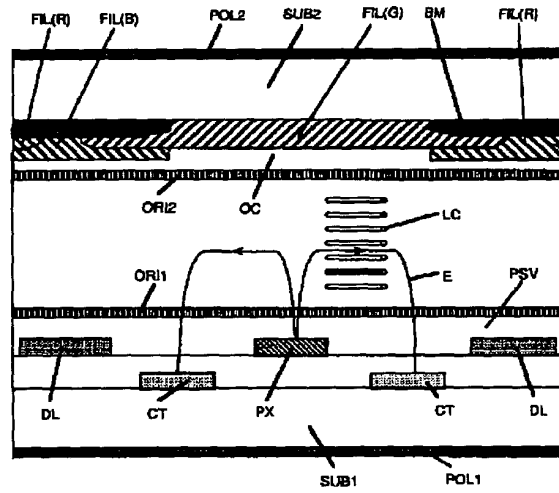
【図 5】

図 5



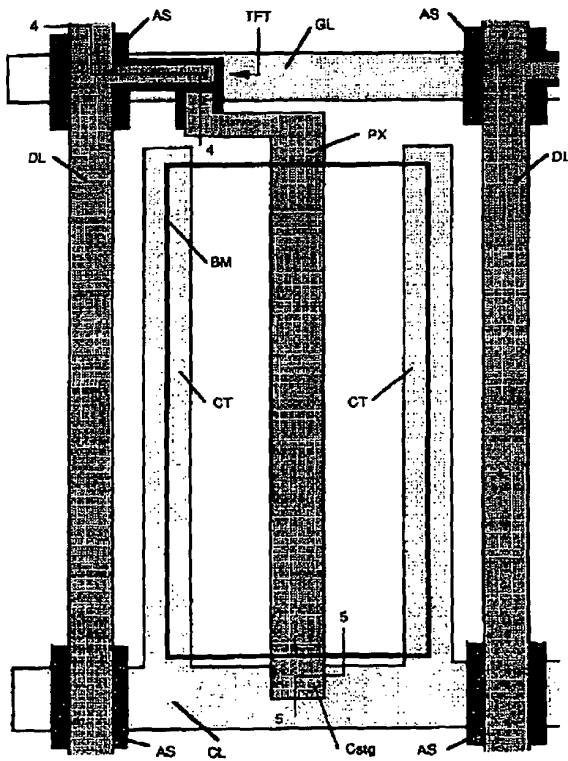
【図 6】

図 6



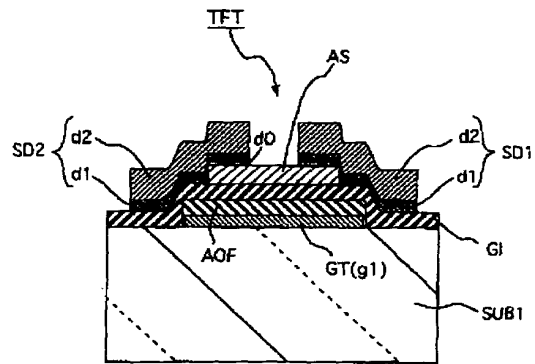
【図 7】

図 7



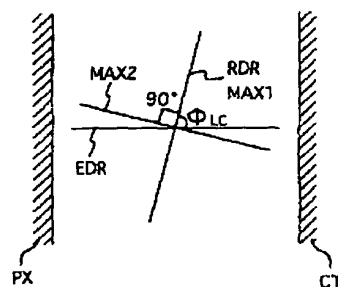
【図 8】

図 8

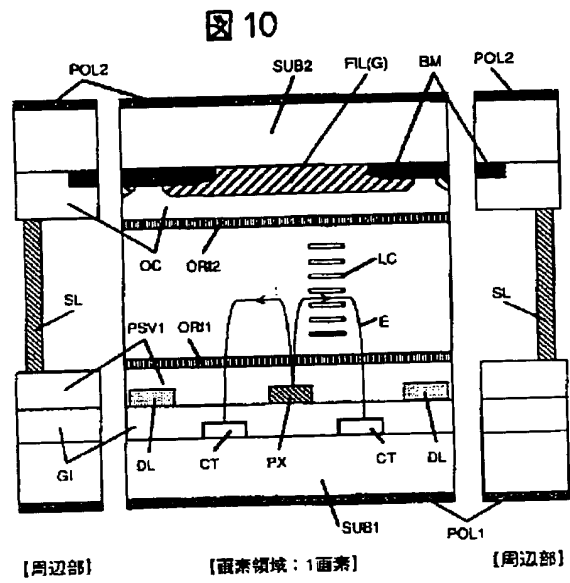


【図 11】

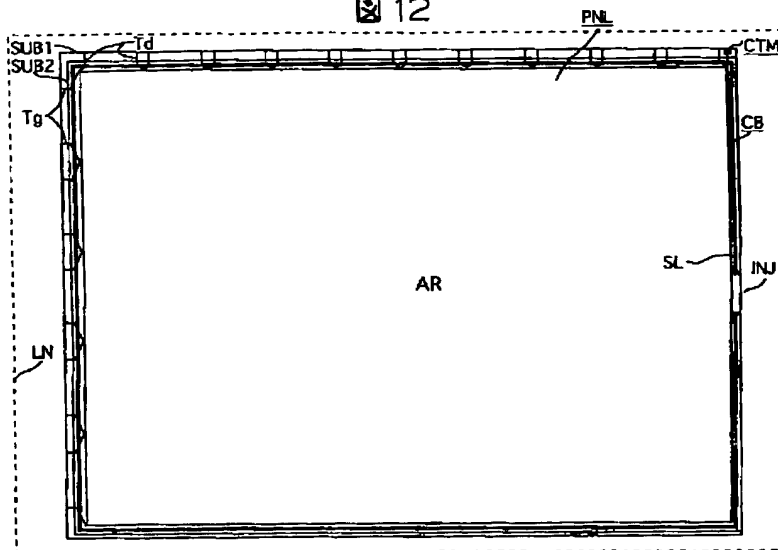
図 11



【图 10】

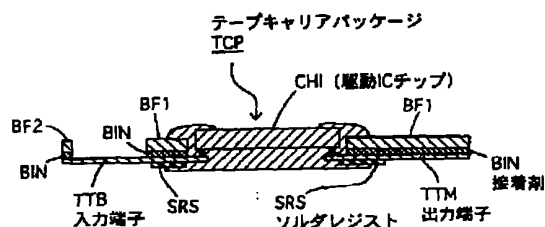


12



【图 14】

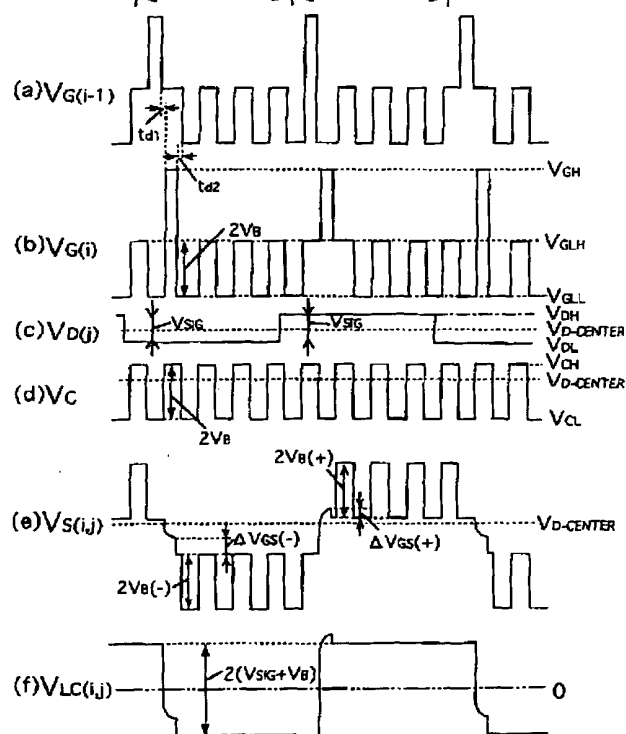
图 14



【图 16】

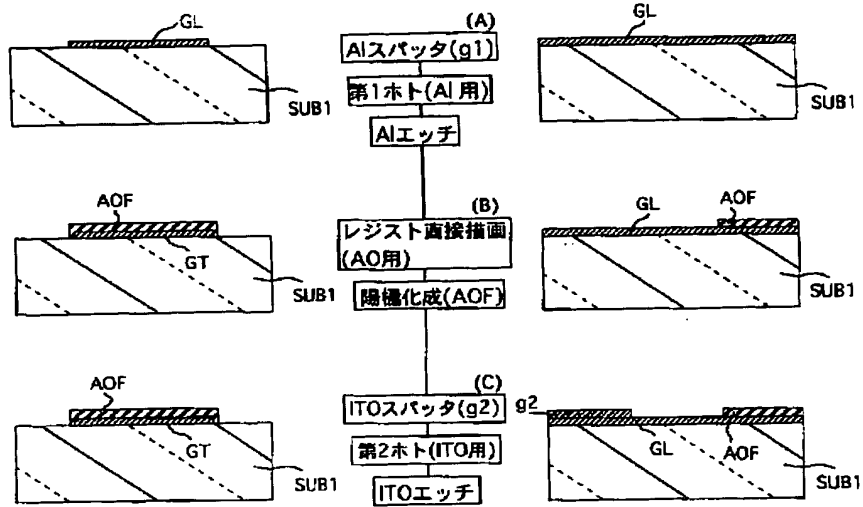
16

奇フレーム 偶フレーム 時間 t



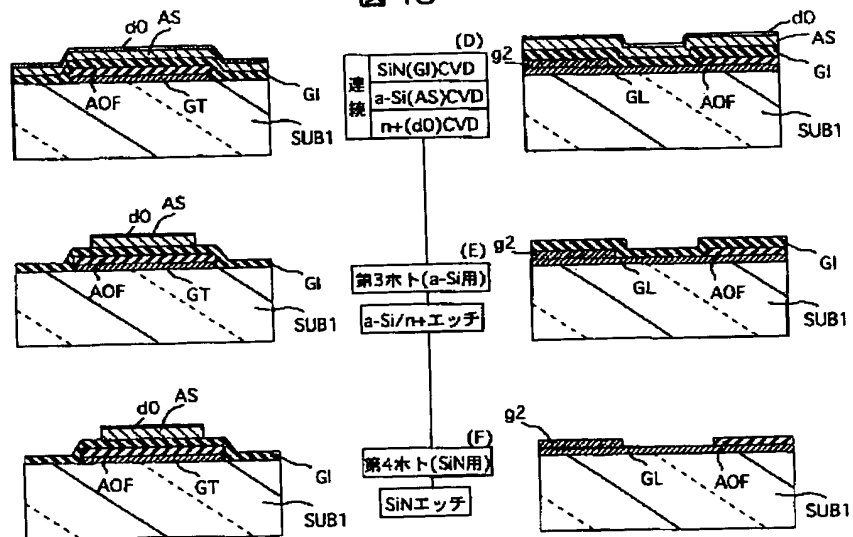
【図 17】

図 17



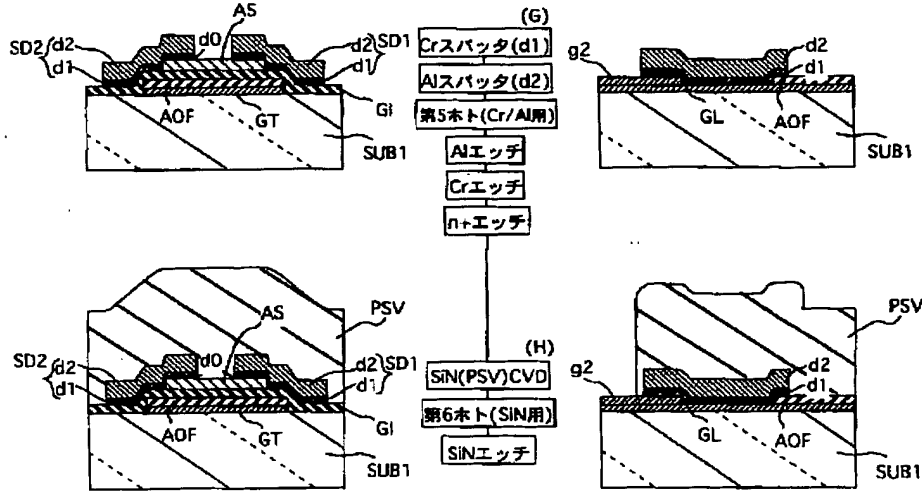
【図 18】

図 18



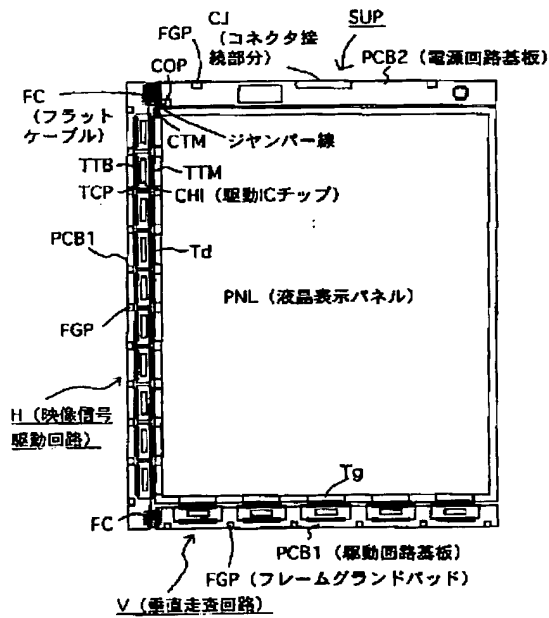
【図19】

図19



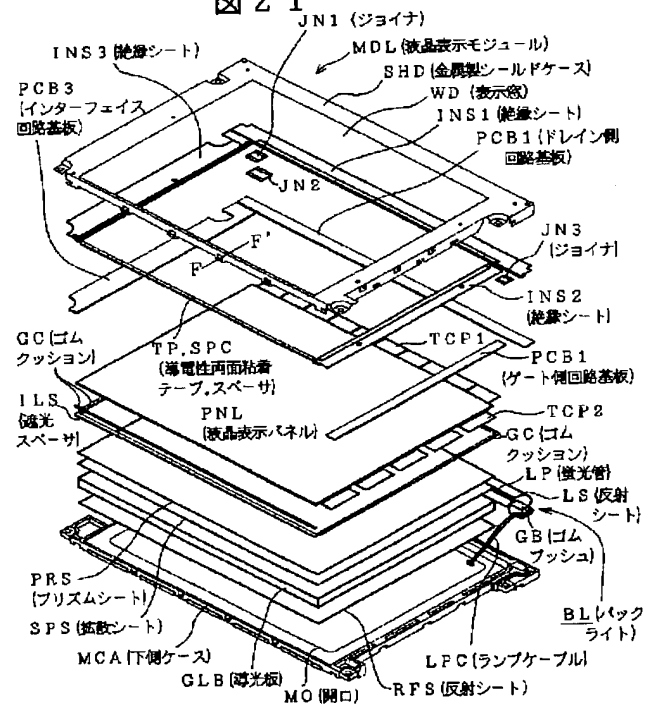
【図20】

図20



【図21】

図21



フロントページの続き

(72)発明者 松山 茂
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 引場 正行
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内